

ПРОГРАММИРУЕМАЯ АНАЛОГОВАЯ ЛОГИКА БРОСАЕТ ВЫЗОВ МЕТОДАМ МАКЕТИРОВАНИЯ

Разработчики аналоговых систем до сих пор продолжают достаточно широко применять те же технологии, что и много лет назад. Однако последние работы в области аналоговой полупроводниковой электроники бросают вызов такому анахроничному подходу. И в немалой степени этому способствуют микросхемы фирмы Lattice Semiconductor – одного из ведущих поставщиков цифровых ПЛИС. Выпущенное в 2000 году Lattice Semiconductor семейство программируемых аналоговых ИС (ПАИС) ispPAC с возможностью внутрисистемного программирования позволило разработчикам при создании аналоговых устройств воспользоваться достоинствами ПЛИС, ранее доступными только изготовителям цифровых устройств. К этим достоинствам относятся существенное сокращение цикла проектирования в сравнении с разработкой на базе заказных схем или базовых матричных кристаллов, а также более простые методы и гибкость разработки. Что же представляют собой программируемые аналоговые микросхемы компании Lattice Semiconductor?

АРХИТЕКТУРА ПРОГРАММИРУЕМЫХ АНАЛОГОВЫХ СХЕМ

С середины 2000 года фирма Lattice Semiconductor поставляет на рынок три типа программируемых аналоговых микросхем семейства ispPAC: ispPAC10, ispPAC20 и ispPAC80, содержащих до 60 активных и пассивных элементов. В состав микросхем семейства входят:

- последовательный интерфейс, регистры и элементы ЭСПРЗУ (EEPROM), обеспечивающие конфигурирование матрицы;
- программируемые аналоговые ячейки (PACcells), на базе которых формируются программируемые аналоговые блоки (PACblocks);
- программируемые элементы межсоединений (ARP – Analog Routing Pool) (рис. 1).

Основной активный функциональный элемент семейства ispPAC – PACcell, на базе которого в зависимости от конкретной архитектуры прибора можно реализовать обычные аналоговые схемы, такие как измерительный, суммирующий, операционный усилители, другие простейшие активные приборы. Формируемые на базе нескольких аналоговых ячеек блоки заменяют традиционные аналоговые устройства – усилители и активные фильтры, что позволяет исключить применение многих пассивных внешних компонентов и тем самым упростить и ускорить процесс разработки. Другой ключевой

элемент микросхем семейства ispPAC – ARP – представляет собой программируемую схему соединений аналоговых ячеек и блоков друг с другом и с внешними выводами микросхемы. Кроме того, элементы межсоединений формируют цепь обратной связи, что достаточно часто требуется при разработке фильтров.

Все аналоговые входы и выходы матриц – дифференциальные, благодаря чему достигается лучшая развязка и независимость от помех по питанию. Кроме того, дифференциальный выход обеспечивает большее отношение сигнал/шум по сравнению с обычным (одинарным) выходом. Так, уровень шумового напряжения микросхем серии ispPAC10 и ispPAC20 при максимальном коэффициенте усиления на частотах выше 2 кГц не превышает 40 нВ/Гц, что даёт динамический диапазон 103 дБ в диапазоне частот до 100 кГц. (Правда, на частоте 20 Гц уровень шума достигает 400 нВ/Гц.) Благодаря работе с дифференциальными сигналами гармонические искажения (THD) микросхем семейства ispPAC в полном диапазоне составляют -88 дБ (см. таблицу).

Возможность внутрисистемного программирования аналоговых схем обеспечивает инструментарий на базе ПК PAC-Designer – простой в применении комплект программных средств, совместимый с ОС Windows. Конфигурирование свойств аналогового блока PACblock (задание межсоединений, коэффициента усиления, частоты и пр.) занимает всего несколько минут. Дополнительный бит безопасности защищает схему от несанкционированного копирова-

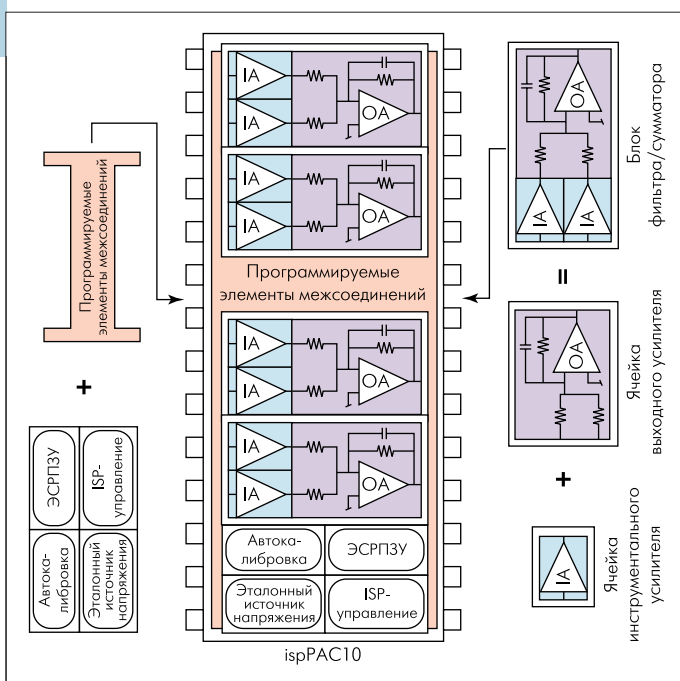


Рис. 1. Структура микросхемы семейства ispPAC



ния. В комплект инструментария входит библиотека простых конфигураций (например, четырехходового суммирующего усилителя, 100х усилительного каскада, биквадратного фильтра), которые могут использоваться как исходные схемы новой конструкции.

Микросхемы семейства ispPAC изготавливаются по 1-мкм КМОП-технологии. С момента освоения производства на рынок выпущены миллионы ПАИС, выполненных по этой технологии, что свидетельствует о ее достоинствах и стабильности. Микросхемы семейства ispPAC10 поставляются в 28-выводных DIP/SOIC-корпусах, ispPAC20 – в 44-выводном PLCC.

Автоматическая калибровка смещения нуля, выполняемая при включении питания или по команде пользователя, обеспечивает смещение нуля менее 1 мВ (типичное значение – 200 мкВ) вне зависимости от конфигурации микросхемы и коэффициента усиления. При коэффициенте усиления 10 смещение на входе составляет 100 мкВ. Все сигнальные входы подключены к высокоимпедансным инструментальным КМОП-усилителям, поэтому разработчик может не беспокоиться о значении нагрузки для сигнала источника, даже если это слабый сигнал датчика. Коэффициент усиления каждого усилителя можно изменять за 73 шага в интервале 0 до 20. Для схем серии ispPAC10 с восемью усилителями суммарный коэффициент усиления, устанавливаемый за 2 тыс. шагов, может достигать 160 тыс. с точностью задания 1,5% (типичное значение). Температурный дрейф при этом составляет всего $20 \cdot 10^{-6}/^{\circ}\text{C}$.

Другая важная особенность PAC-технологии – возможность интеграции конденсаторов с выходными усилителями, что облегчает формирование интеграторов или фильтров. Частотный диапазон каждого блока можно изменять за 128 шагов в диапазоне от 10 до 100 кГц при точности задания частоты не хуже 3,5%. А это может оказаться даже лучше, чем при использовании дискретных элементов. При создании фильтров традиционным способом необходимо помнить, что приборы высших порядков имеют тенденцию к нестабильности вследствие как высоких допусков на характеристики пассивных элементов, так и их паразитного взаимодействия, которое трудно выявить и устранить. Поэтому при таком проектировании необходимо тщательно выбирать компоненты и оптимизировать их расположение.

Программируемые операционные усилители и пассивные элементы несложно найти в соответствующих каталогах, но это требует дополнительных затрат времени. Кроме того, после изготовления платы необходим этап исправления ошибок как допущенных при проектировании, так и возникших вследствие плохой трассировки и взаимных помех элементов. При использовании программируемых

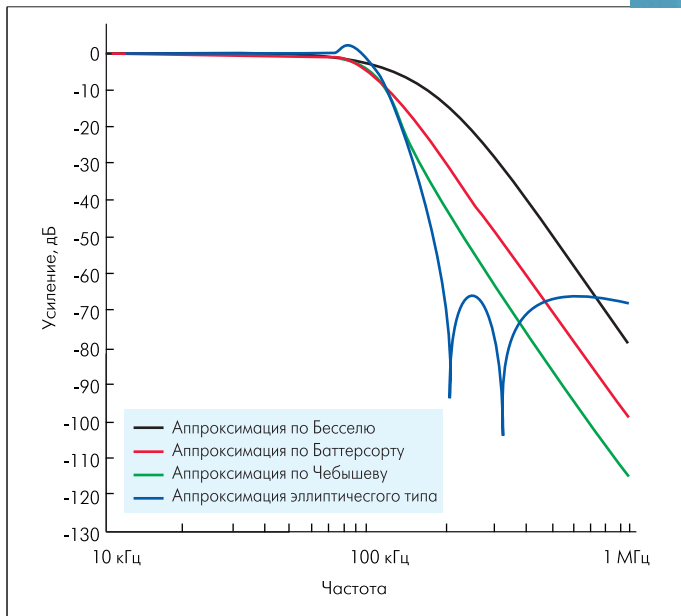


Рис.2. Характеристики частотных фильтров, реализуемых на программируемой аналоговой микросхеме ispPAC80

аналоговых микросхем разработчик избавлен от необходимости рыться в каталогах элементов различных производителей, разбираться с правилами разводки и взаимодействием сигналов. С помощью инструментария PACdesigner разработчик, проектируя схему, видит результаты своей работы на экране ПК и может легко менять параметры элементов, достигая более высокой степени интеграции.

Входные и выходные усилители, фильтры и преобразователи являются блоками высокого уровня. Достаточно сложные фильтры, такие как фильтр Чебышева четвертого порядка, реализуются практически мгновенно за счёт использования стандартных макрокоманд. После формирования необходимой схемы разработчик может промоделировать её, получить необходимые характеристики (АЧХ, ФЧХ и так далее) и буквально одним нажатием мыши реализовать схему на кристалле.

Серии микросхем семейства ispPAC различаются числом аналоговых блоков и функций, благодаря чему обеспечивается оптимальная сфера их применения и достаточно широкий выбор возможностей. Микросхемы серии **ispPAC10** содержат четыре программируемых аналоговых блока, оптимизированных для выполнения функций фильтрации/суммирования. В каждый программируемый блок входят выходной суммирующий усилитель (ОА) и два дифференциальных входных инструментальных усилителя (IA), а также матрица конденсаторов цепи обратной связи, задающих значение частоты. Кроме того, в микросхему входят блоки: автокалибровки; эталонный источник напряжения, генерирующий опорное напряжение 2,5 В; ЭСРПЗУ; блок управления программированием матрицы.

Микросхемы серии **ispPAC20** содержат два программируемых аналоговых блока фильтрации/суммирования, аналогичных ispPAC10, два блока компаратора и блок ЦАП. Остальные блоки аналогичны ispPAC10.

Микросхемы серии **ispPAC80** предназначены для реализации активного фильтра пятого порядка с программируемыми характеристиками (рис.2). Они содержат входной и выходной усилители, собственно сам фильтр, а также блоки управления и соединения, аналогичные микросхемам предыдущих серий.

По материалам компании "ПРИБОР-СИСТЕМЫ".
Тел. (095) 105-0091, e-mail: sale@pribor-systems.ru

Основные характеристики микросхем семейства ispPAC

Характеристика	ispPAC10	ispPAC20	ispPAC80
Число PAC блоков	Четыре, фильтрации/суммирования	Два, фильтрации/суммирования	Один – фильтр пятого порядка
Диапазон частот фильтра, кГц	10–100	10–100	50–500
Полоса частот, кГц	550	550	–
ТНД на 10 кГц, дБ	-88	-88	-90
Динамический диапазон, дБ	> 100	> 100	> 90
Компараторы	–	Два дифференциальных входа, смещение нуля <5 мВ	–
ЦАП	–	8 бит	–
Напряжение питания, В	+5	+5	+5
Температурный диапазон	Промышленный	Промышленный	Промышленный
Тип корпуса	28-выводной DIP, 28-выводной SOIC	44-выводной PLCC	16-выводной PDIP, 16-выводной SOIC