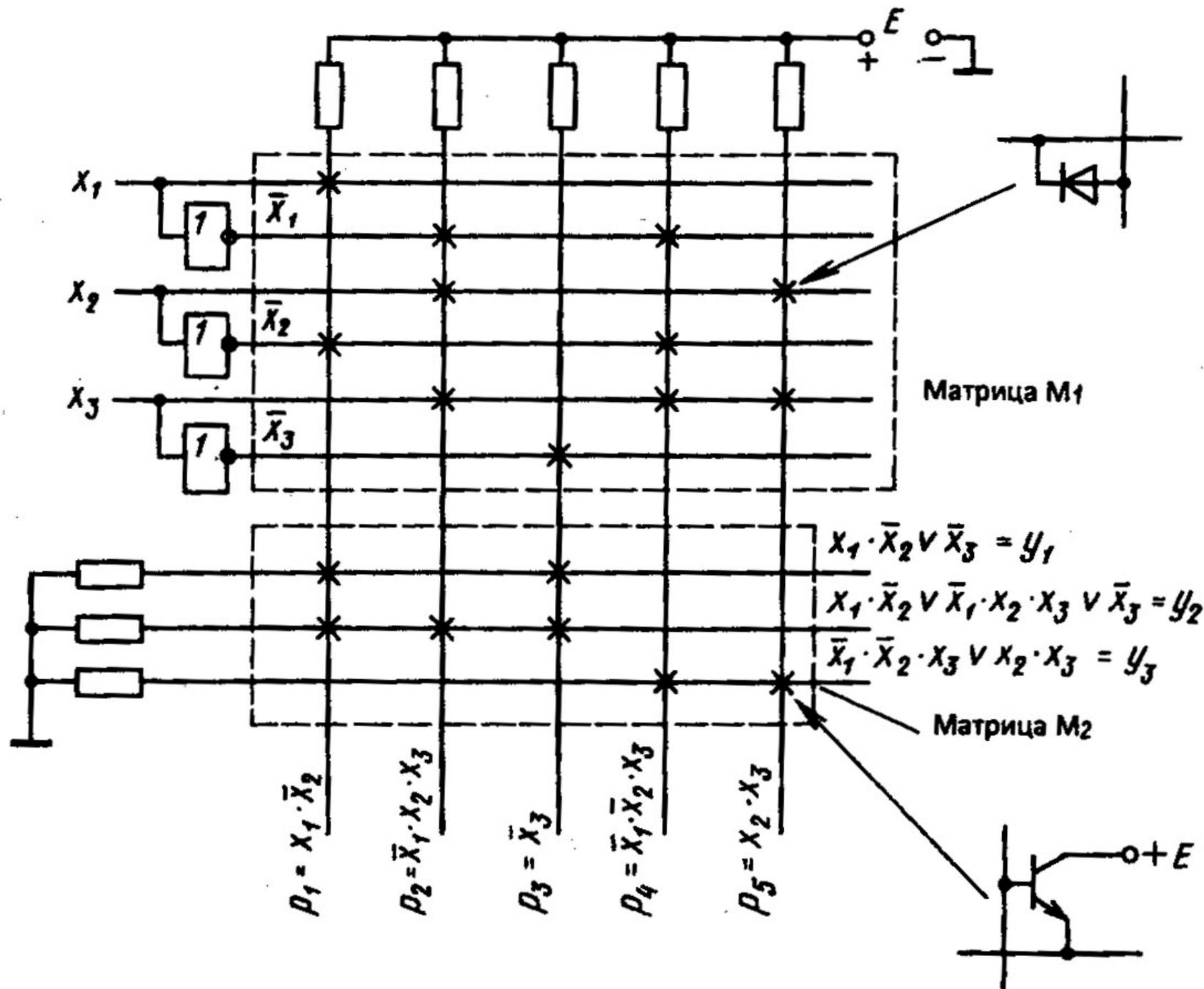


ПЛМ, ПМЛ
ПАИС
БМК, МаБИС

ПЛМ- программируемая логическая матрица- (PLA)

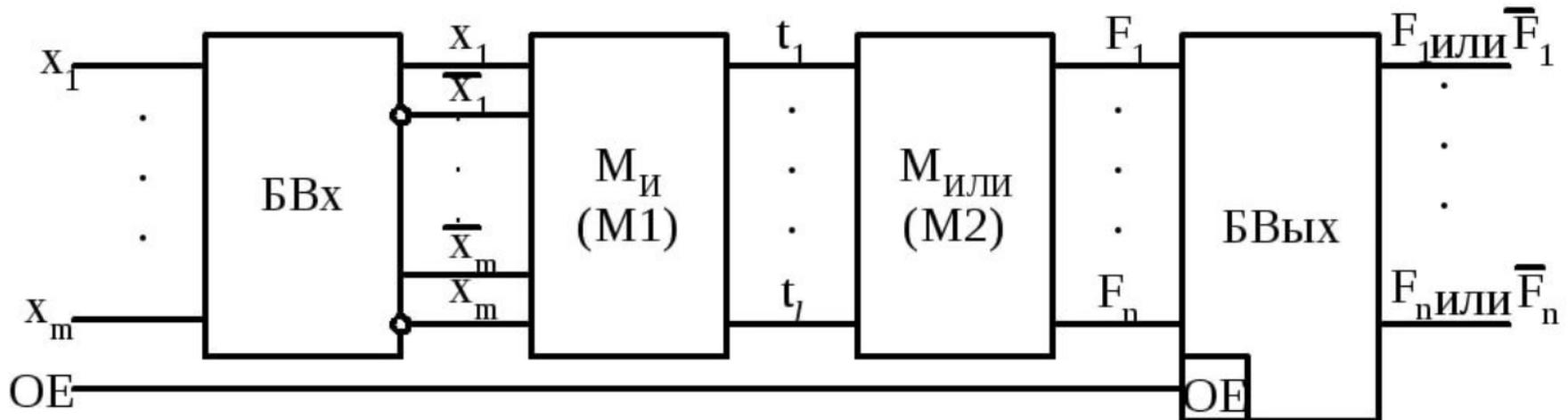
- ПЛМ- замена несложных комбинаторных схем на элементах И, И-НЕ, ИЛИ, ИЛИ-НЕ одной микросхемой
- PLA – programmable logic array – логика в виде двух программируемых массивов логических элементов И и ИЛИ
- 2 матрицы: одна И и одна ИЛИ
- К556РТ1 , К556РТ4



Структура ПЛМ

- БВх-блок входной логики (создание прямого и инверсного сигнала ; $N_{вх}=8\dots 16$
- t –терм- промежуточный сигнал после И; $Nt=24\dots 96$
- F-выходной сигнал после ИЛИ; $N_{вых}=4\dots 12$
- БВых- блок выходной (умощнение)

К556РТ1 (16*48*8),



ПМЛ – программируемая матричная логика (PAL, GAL)

GAL Gate Array Logic – логика в виде массива вентелей

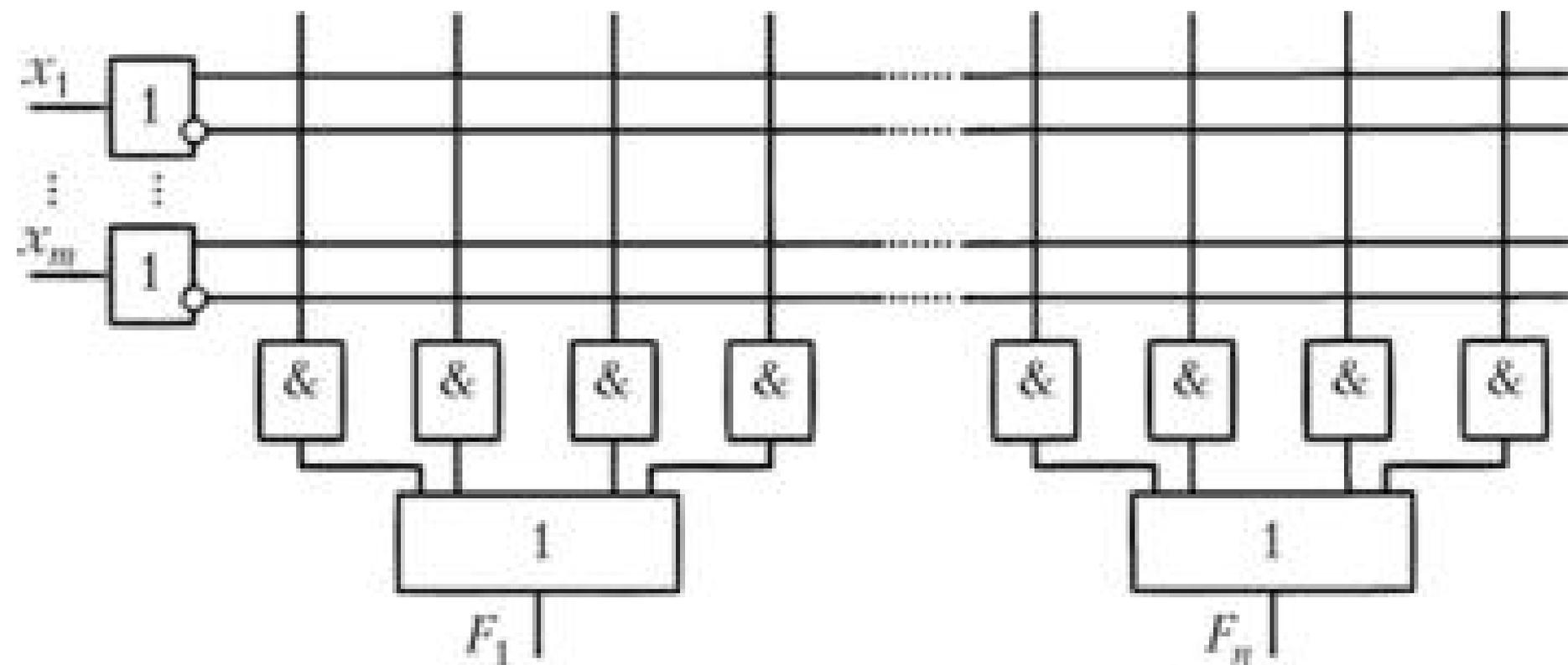
PAL-programmable array logic

- Упрощённый вариант второй матрицы ИЛИ
- Одна матрица полноценная И на входе. Вместо второй матрицы ИЛИ – простые логические элементы (4-8 входов) ИЛИ

Пример- 1556ХП4.

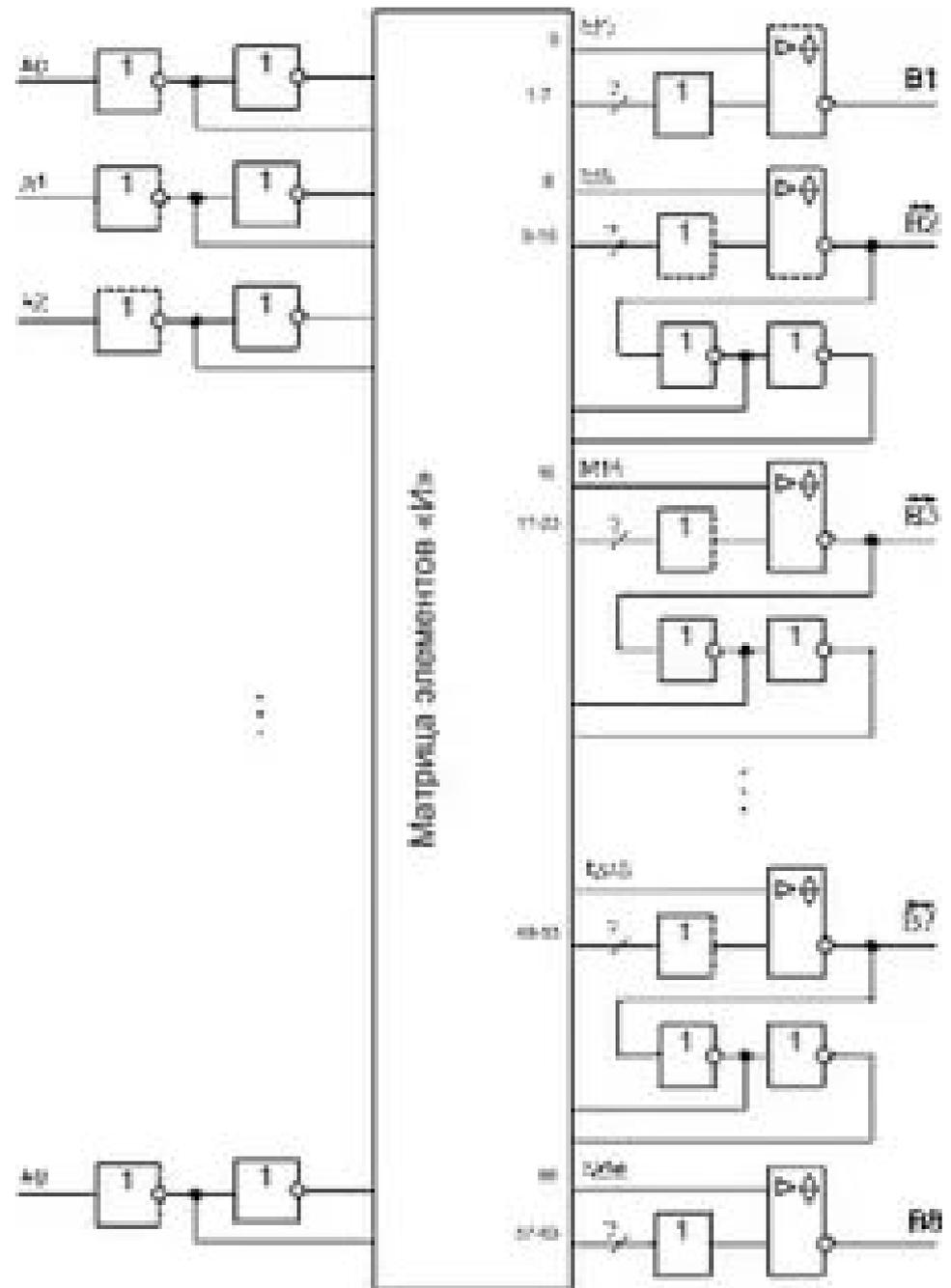
- На выходе могут быть добавлены триггеры и обратные связи выходных сигналов на входную матрицу И

Структура ПМЛ

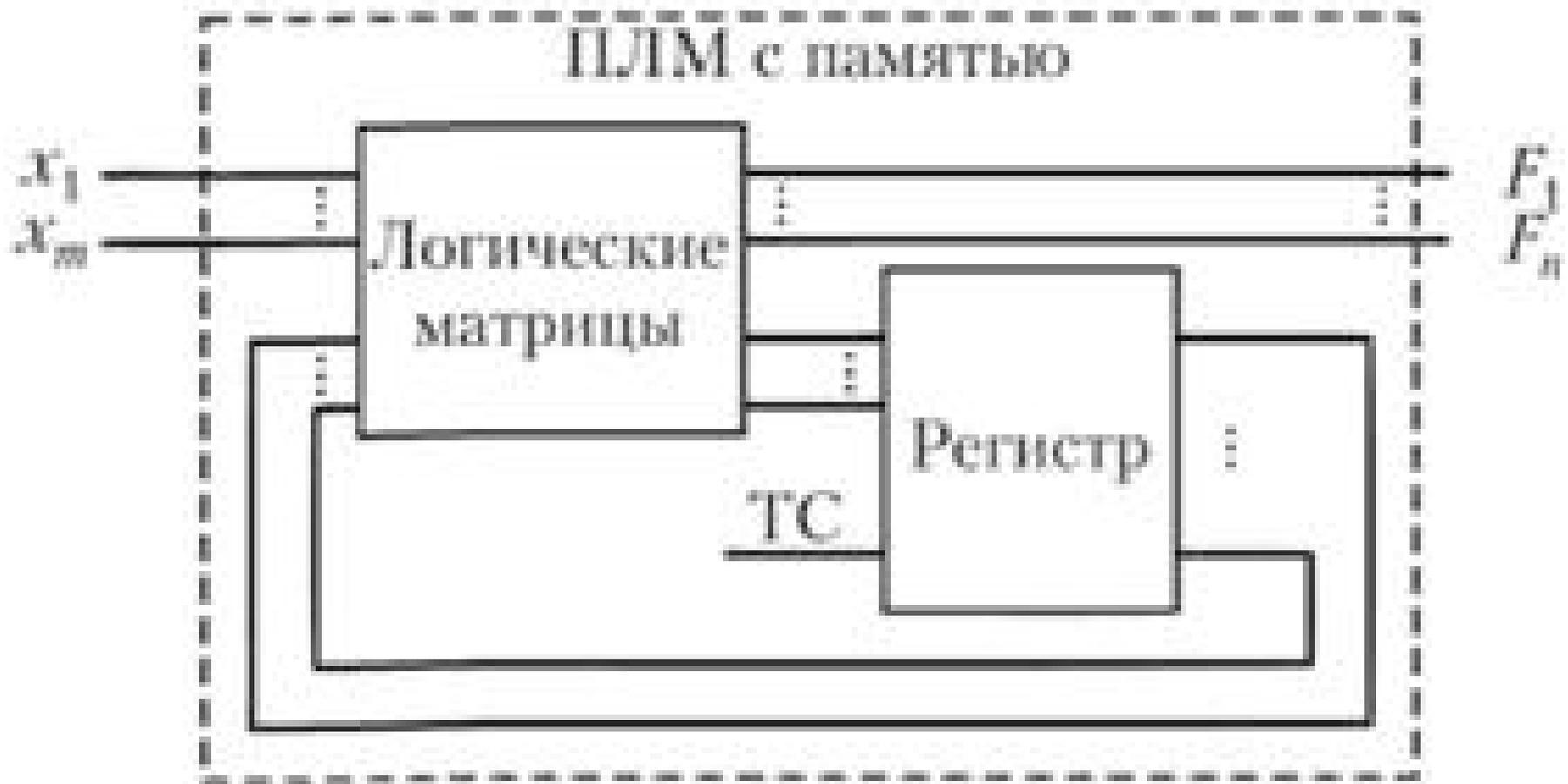


- «ХЛ» «L»
- Без триггеров
- Есть обр. связь :
вых. сигнал на входную
Матрицу И

Пример 1556ХЛ8



«ХП» «R»- с памятью



Примеры отечественных ПМЛ

Структура ИС ХП4 (рис. 13) имеет первый уровень логики, на котором образуются термы входных переменных, второй уровень — матрица ИЛИ, состоящая из 8 дизъюнкторов (четырёх 7-входовых и четырёх 8-входовых). Выходные усилители выполнены по схеме с тремя состояниями. Четыре D-триггера имеют управление от положительного фронта внешнего синхросигнала С. Сигнал OE управляет буферами, подключенными к выходам триггеров.

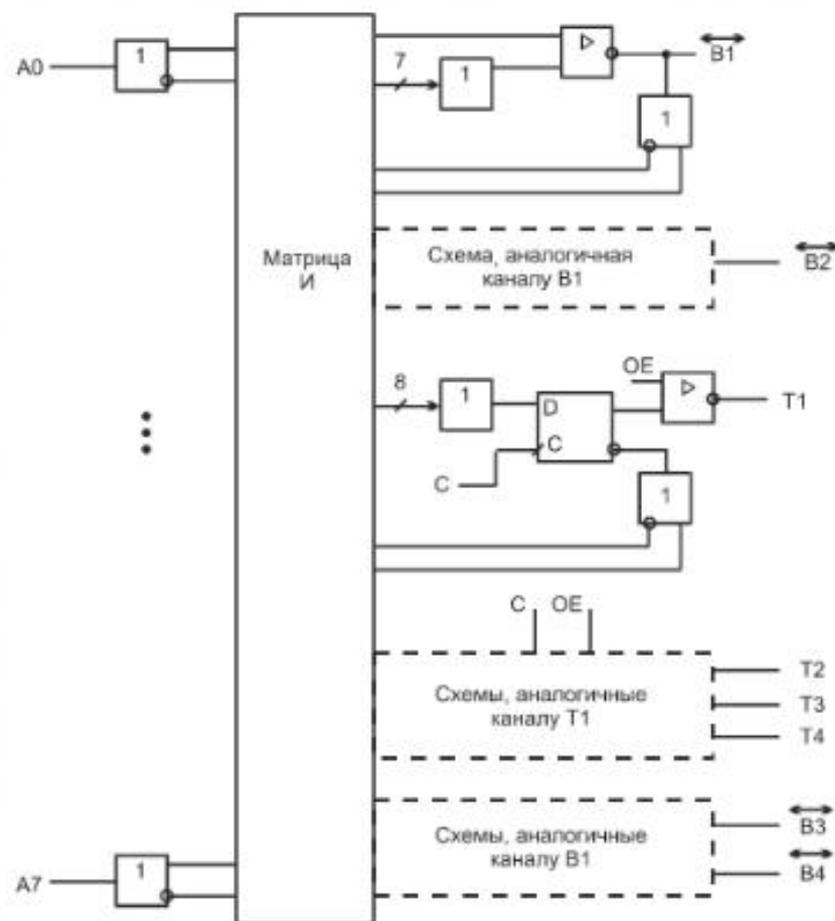


Рис. 13 ПМЛ с элементами памяти ПМЛ КР1556ХП4

ПАИС- программируемые аналоговые интегральные ИС

- Схема на базе 2-4х ОУ, с программируемыми номиналами R и C и перемычками в схеме.

Программирование R и C путем создания/ликвидации проводимости в массиве резисторов/конденсаторов:

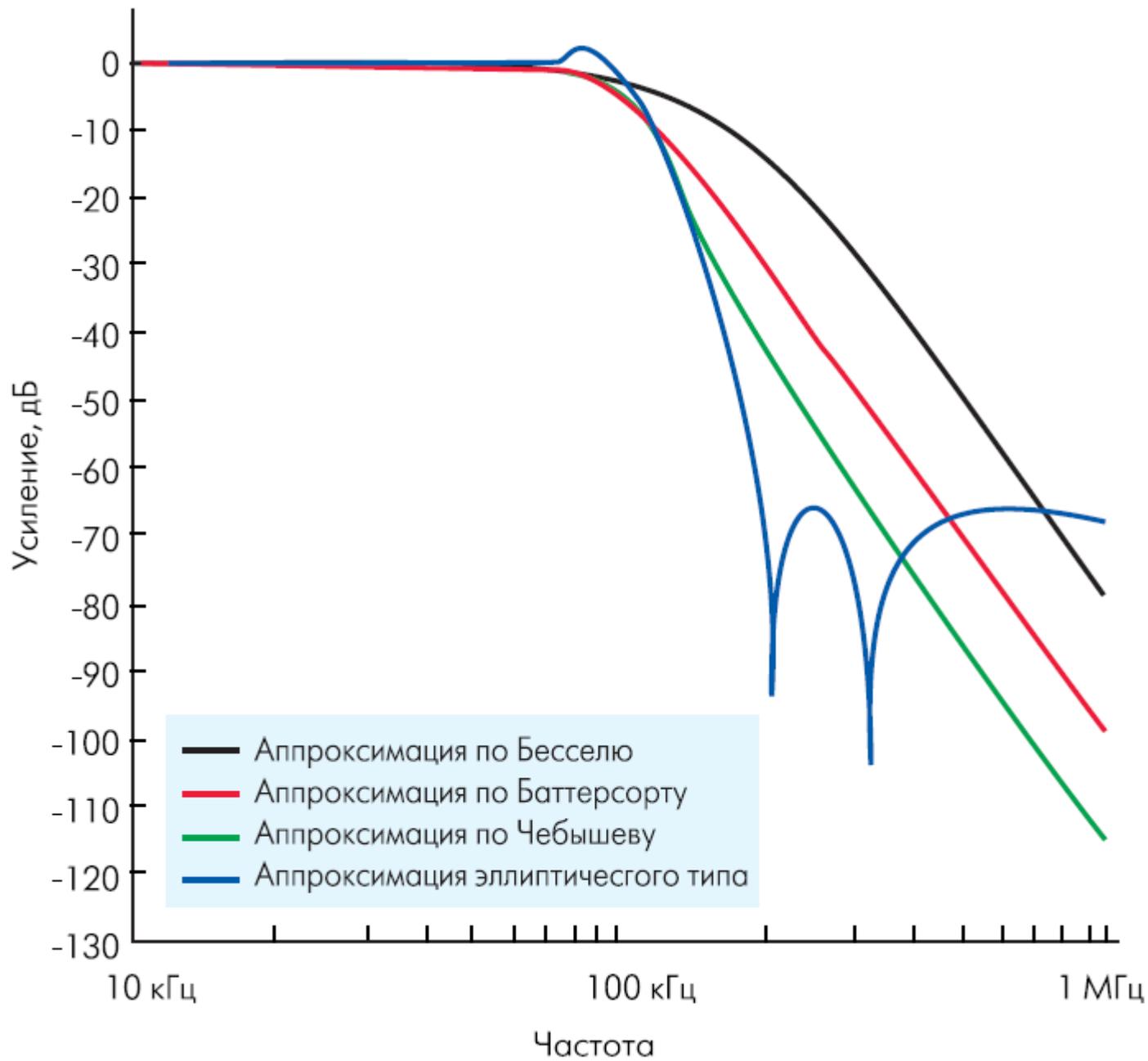
- Пережигаемыми перемычками (устарело);
- К-МОП (ЛИЗ-МОП) транзисторами (как у flash и EEPROM) После заряда затвора транзистор проводит.
- Масочное программирование (на производстве)

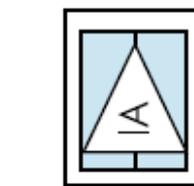
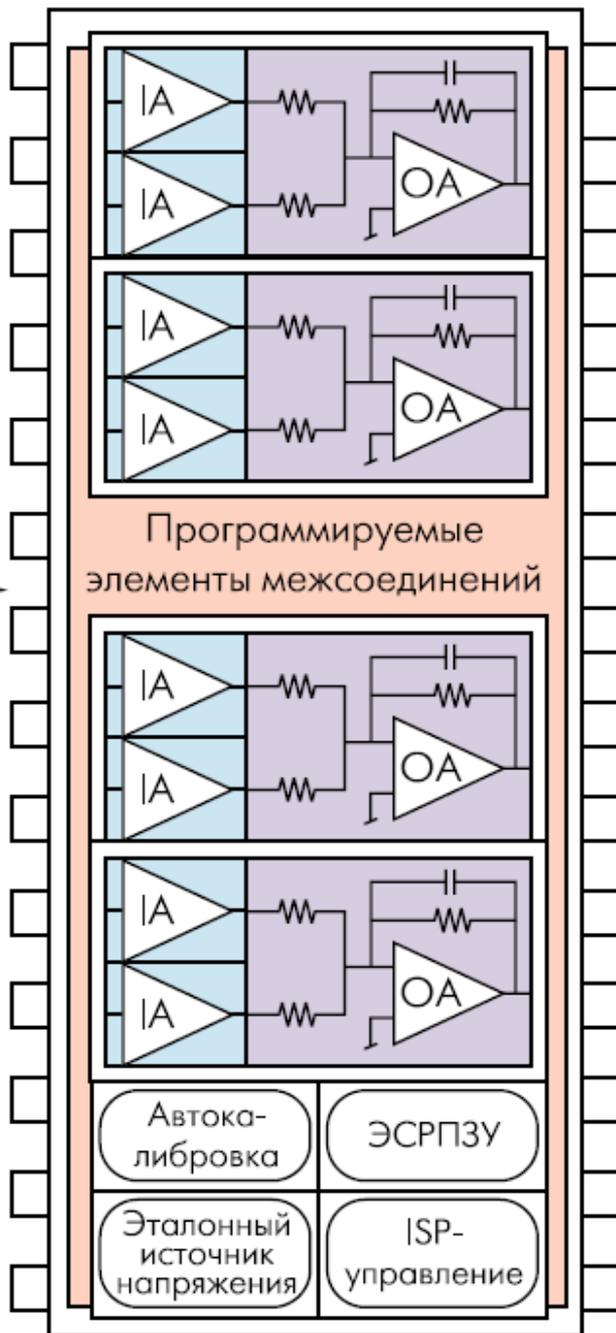
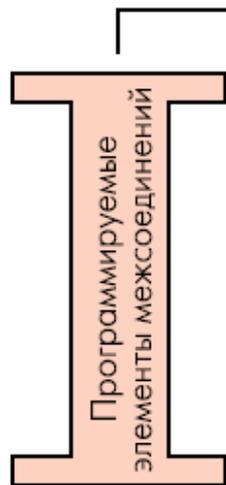
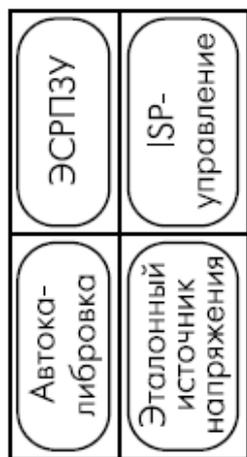
Нужный номинал получается суммированием перемычками нескольких номиналов

Применение ПАИС

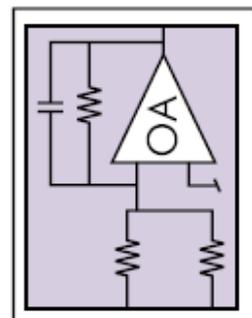
С требуемыми характеристиками:

- Усилители
- Сумматоры сигналов
- Модуляторы/демодуляторы
- Фильтры
- Генераторы
- компараторы

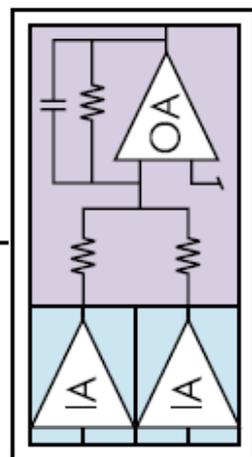




Ячейка инструментального усилителя



Ячейка выходного усилителя



Блок фильтра/сумматора

БМК-базовые матричные кристаллы это полузаказные ИС

- БМК – это ИС на базе универсального кристалла–заготовки, расположенного на полупроводниковой пластине.
- БМК называется *базовым*, поскольку все фотошаблоны, за исключением верхнего слоя коммутации, для изготовления схемы являются постоянными и не зависят от реализуемой схемы.
- БМК называется *матричным*, потому что простейшие компоненты и элементы располагаются на кристалле в узлах прямоугольной решётки.

БМК=МаБИС

- *Базовая ячейка БМК ТТЛ* (рис. 2.21, а) содержит 3...4 транзистора и 4...5 резисторов. Вместо нескольких транзисторов иногда вводится один МЭТ. При этом обеспечивается реализация ЛЭ И-НЕ ТТЛ с простым инвертором и числом входов $M=3...4$. Для реализации ФП в состав базовых ячеек включают диоды.
- *Базовая ячейка БМК ЭСЛ* (рис. 2.21, б) содержит 15...18 транзисторов и 10 резисторов. Такой набор компонентов позволяет создавать на основе базовых ячеек двух- и трёхъярусный элемент И-ИЛИ/И-ИЛИ-НЕ с числом входов $M=6...8$.
- *Базовая ячейка БМК КМОПТЛ* (рис. 2.22) содержит ряды из попарно расположенных n - и p -канальных МОП транзисторов, между которыми проходят каналы для горизонтальных соединений. Соответственно, в БЯ БМК, выполненных по n -МОПТЛ, транзисторы внутренней области скомпонованы аналогично
- МаБИС- матричная большая интегральная схема

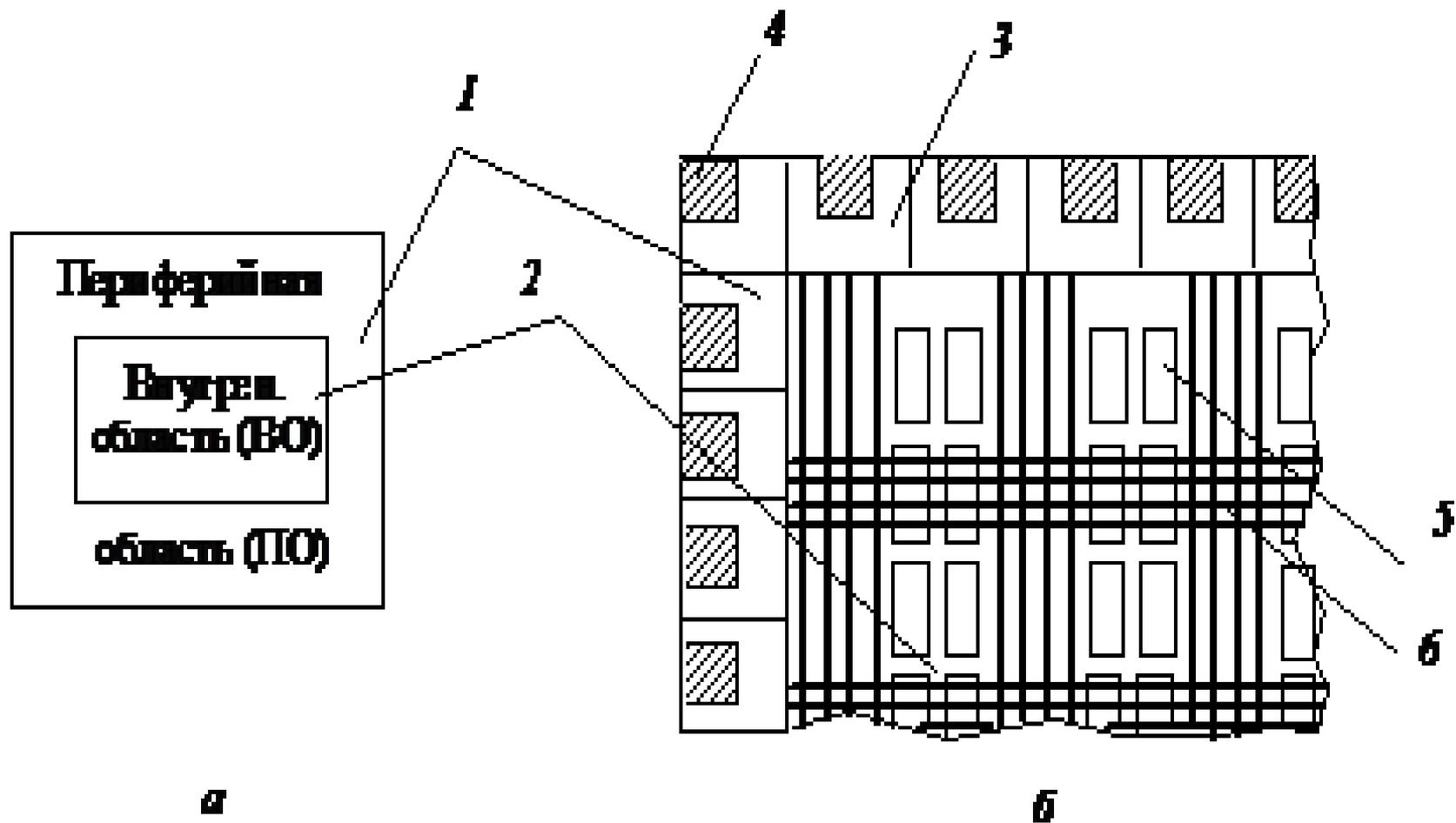


Рис. 2.21. Типология БМК: облица — а, структура периферийной и внутренней областей — б

Элементы БМК

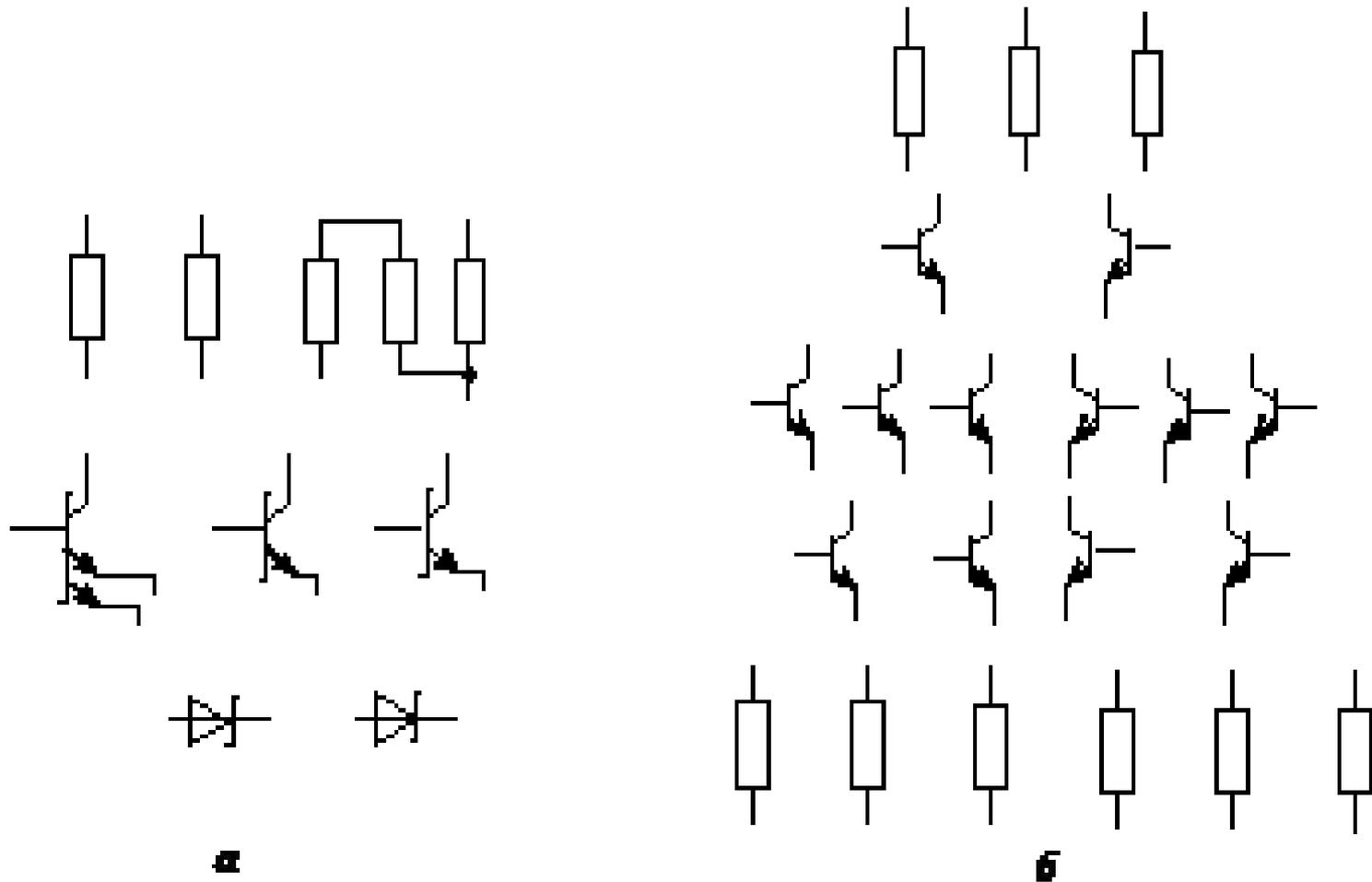
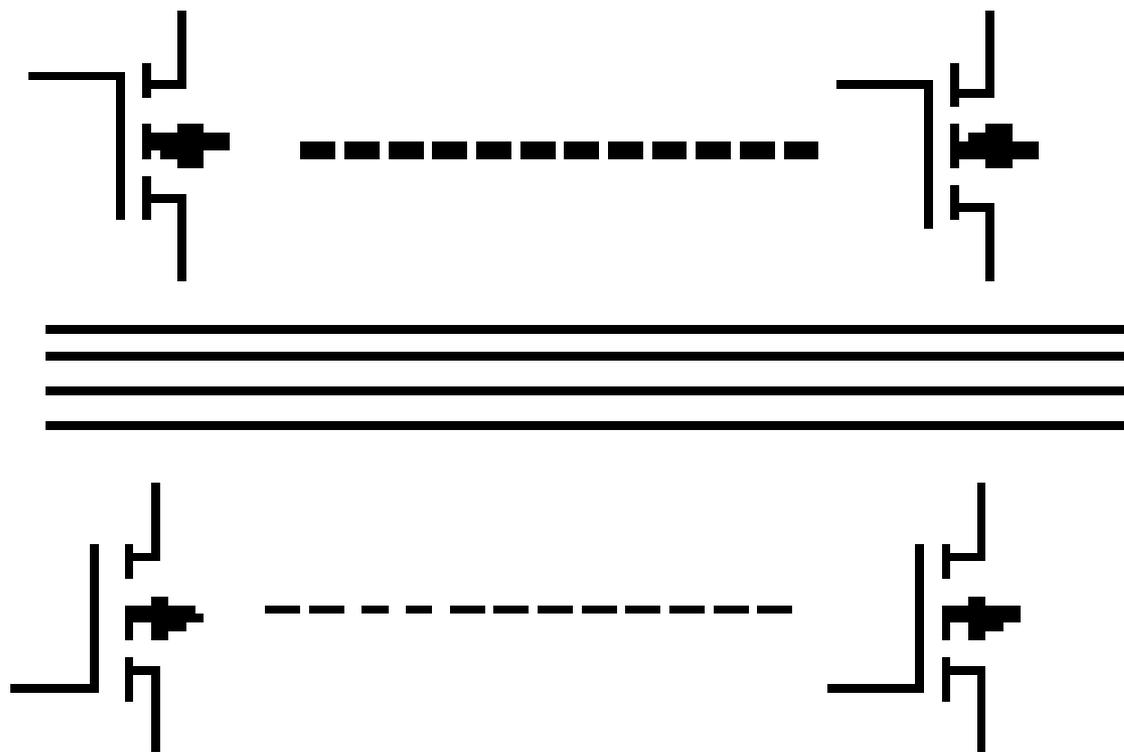


Рис. 2.11. Состав базовых элементов БМК: ТТЛ – а, ЭСЛ – б



**Рис. 2.22. Схематическое изображение
двигателя ГТД с обводкой**

Типовая библиотека БМК

- Типовой состав библиотеки обычно включает следующие ЛЭ.
- А) 30...40 типов ЛЭ, реализующих операции и, ИЛИ, И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ, «Исключающее ИЛИ» и др. с различным числом входов;
- Б) 10...15 типов триггеров, обычно *D*-, *RS*-, *JK*-типа;
- В) 40...50 типов различных ЦФУ последовательного (регистры, счётчики) и комбинационного (мультиплексоры, демультимплексоры, дешифраторы, сумматоры, АЛУ, фрагменты ПЛМ и ПЗУ) типов.
- Для каждого ЛЭ и макроэлемента в библиотеке содержатся справочные данные по выполняемой ЛФ и электрическим параметрам. Библиотека содержит готовые топологические реализации каждого ЛЭ и макроэлемента. На основе этих данных проектируется система необходимых соединений внутри БМК. Типичным представителем БМК данного типа являются БМК с макроячейками типа K1515XM1

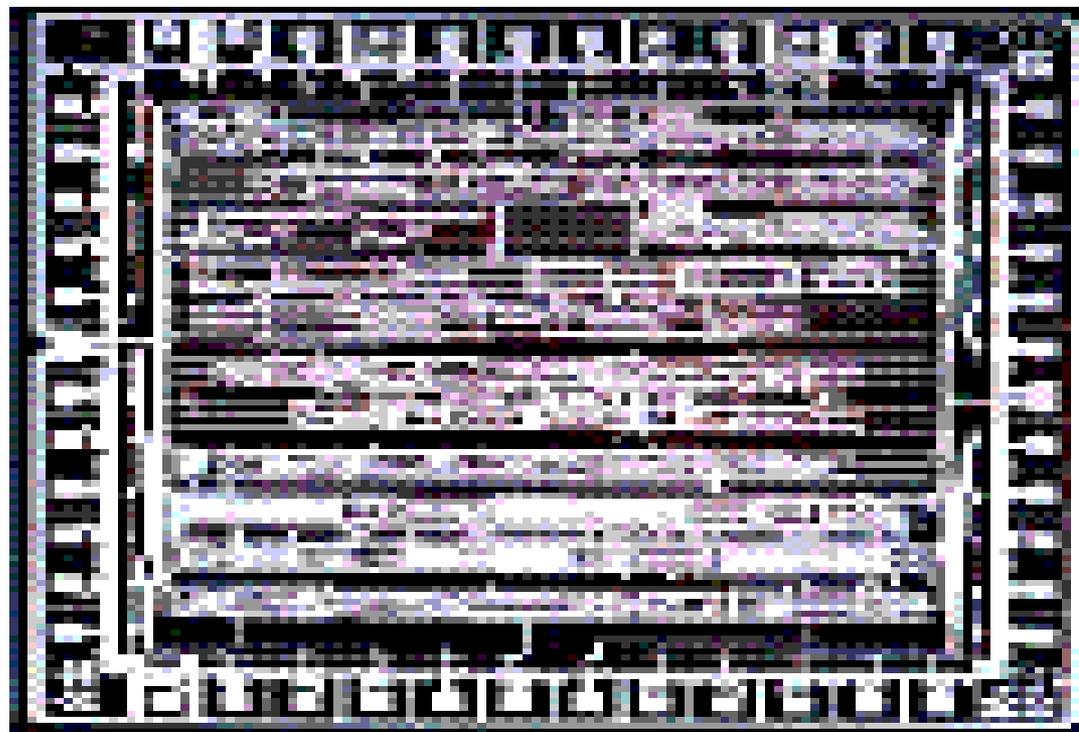


Рис. 2.23. Микрофотография кристалла свинца выращенной БИС на основе БМЖ 1546ЖМ4

Организация проектирования БМК

Потребитель разрабатывает:

- А) архитектуру и структуру БИС;
- Б) программное обеспечение;
- В) проверочно-контрольные тесты
- Г) топологию фотошаблона верхнего слоя металлизации.

Изготовитель разрабатывает:

- А) моделирует характеристики ИС с учётом выбранного технологического процесса, заготовки БМК

Изготовление БМК

- Изготовление универсального полуфабриката-пластины п/п со всеми слоями легирования, изоляции, проводящей внутренней структурой и сплошным верхним слоем металлизации

Для конкретной БИС

- Изготовление фотошаблона верхнего слоя металлизации на пластину
- Создание фотолитографической маски и травление через неё верхнего слоя металлизации
- Удаление фоторезиста
- Разрезание пластины на чипы, корпусирование

- Существуют полностью цифровые и
- Аналого-цифровые БМК = АЦ БМК (сложнее технологически)

АЦ БМК «И-300»

На основе АЦ БМК «И-300» возможна разработка АЦ БИС со следующими **техническими характеристиками:**

- **сложность цифровой части** - 1500 логических вентилей;
- **количество операционных усилителей** - 42;
- **суммарная емкость конденсаторов** - около 300пФ
- **количество контактных площадок** - 48.
- **динамический диапазон** - не менее 80 дБ;
- **минимальный ток потребления в расчете на один операционный усилитель** - 10 мкА и ниже;
- **максимальная тактовая частота** - 5 мГц;
- **диапазон характерных частот фильтров** 0.1 Гц - 500 кГц;
- **входной ток операционных усилителей** - не более 10 пА.
- **номинальное напряжение питания** - 5 В;
- **возможность питания от батарейки 1.5 В** с применением внутреннего умножителя напряжения

Применение БМК

- когда требуется быстро разработать и начать производство изделия;
- когда объём производства изделия относительно невелик, а подходящих БИС среди выпускаемых нет;
- при создании специфичной аппаратуры с оригинальной схемотехникой;
- при переработке ранее созданной аппаратуры на новую элементную базу;
- при желании заказчика самостоятельно разработать БИС с целью, например, скрыть своё “know-how”.

СНК, SoC

- На основе БМК как и на МК можно сделать устройство класса СНК (система на кристалле), когда всё устройство выполнено в виде одной ИС (транспортные и банковские карты, пропуска, ЧИПы для животных, товаров, кардиостимулятор, RFID чипы для складов, и т.п.)
- SoC (System on Chip)= СНК

Российские БМК

Изделие	Ячеек	Библиотека	Частота, МГц; задержка, нс/вент	Корпус
H1806XM1 ОСМН1806XM1	1500	125	6; 8,0	H14.42
KA1515XM1	3200	25	10; 5,0	4223.64
H1515XM1 ОСМН1515XM1				4223.64
H1593XM1 KH1593XM1	3200	70	35; 1,5	H18.64-1B
KA1593XM1				4223.64
159XM2 H1593XM2 KH1593XM2	6400	70	35; 1,5	4229.132-3 H18.64-1B
H1537XM1	4500	51	30; 2,2	H18.64-1B
1537XM2	17600	51	30; 2,2	4229.132-3
1592XM1	100000	230	50; 1,0	4229/132-3